

PH1 ARCHITEKTURA DISTRIBUOVANÝCH SYSTÉMŮCH APLIKACÍ. STRUKTURA SÍTĚ, VRSTVY A HLAVNÍ ČÁSTI SÍTĚ. NEJBEZPEČNĚJŠÍ DATOVÉ SERVERY V PRŮMYSLových APLIKACÍCH A JEJICH MANAGEMENT. WEBOVÉ APLIKACE V DISTRIB. SYSTÉMECH

DISTRIBUOVANÁ APLIKACE

- SLOŽENÁ Z VÍCE POČÍTAČŮ
- KOMUNIKACE PO SÍTĚ

→ CENTRALIZOVANÉ APLIKACE

→ DECENTRALIZOVANÉ

STRUKTURA SÍTĚ

- ISO/OSI MODEL
- PŘÍKLADY PROTOKOLŮ JEDNOTLIVÝCH VRSTEV
- UNICAST, BC, MULTICAST

ROZDELENÍ PODLE ARCHITEKTURY

- PEER-TO-PEER
- KLIENT-SERVER
- TŘÍSTUPŇOVÁ
 - Presentation - MONITOROVÁNÍ, WEB, APP
 - APPLICATION (BUSINESS) LOGIC - ZPRACOVÁNÍ DAT
 - DATA - DATOVÉ ZDROJE
- N-STUPŇOVÁ
- CLUSTEROVÁ (PARALELNĚ)
- SPACE BASED (CILUZE JEDNOTNÉHO ADRESNÍHO PROSTORU)

DB SERVERY

- SQL Server, Oracle
- AAA
- BATCH MODULY (ŘÍZENÍ DÁVKOVÝCH VÝROB. PROC.)
- HISTORICKÉ DB - HISTORIE VÝROBY
 - TRENDS, ALARTY, KLÁSENI

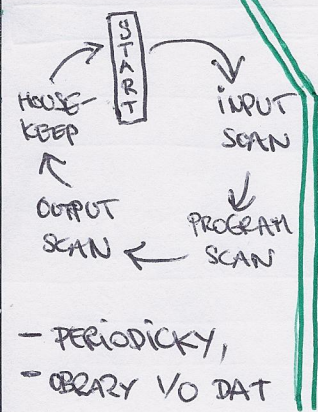
WEBOVÉ APLIKACE

- SERVER-CENTRIC MODEL - VŠEČERÉ OPERACE NA SERVERU
- CLIENT-CENTRIC MODEL - VĚTŠÍ ČÁST OPERACÍ NA KLIENTOVÍ, SERVER = ZDROJ DAT (VAFS, AJAX)

PODLE KOMUNIKACE SE SERVEREM

PODLE STRUKTURY WEB STRÁNEK

- PŘÍMO K STRÁNKAM (URL) - JEDNODUŠE, SLEŽENOST POSTE S POČTEM
- CONTROLLER - CENTRALIZOVANÉ ŘÍZENÍ APLIKACE (MVC)



- NESYNCHRONIZOVANÝ I/O
- SCAN S PROGRAMEM
- ^{NAJEDST} DATA POUZE JED. TAGEM
- VÝHODA: KRATŠÍ DOBA SCANU

PRŮMYSLOVÉ SÍTĚ

CONTROLNET

- 5MBps (NETWORK UPDATE TIME)
 - ČASOVĚ KRITICKÉ V KEPLĚV. PŘENOSECH
 - KOMPATIBILNÍ S CONTROL INFORMATION PROTOCOL
- #### PROFINET
- VYCHÁZÍ Z TCP/IP/ETHERNET
 - REAL-TIME KOMUNIKACE

OPC

- DATA ACCESS - VIZUALIZACE, SOFT-CONTROL
- ALARMS & EVENTS - SPRÁVA ALARMŮ, LOGY
- HISTORICAL DATA ACCESS - LONG-TERM STORAGE

DX

- PRŮMYSLOVÝ STANDARD
- POŽITKEM PŘÍJĚTU PŘÍSTUPU
- SERVER-SERVER PŘENOS
- POZHEMÍ SPRÁVY DŮX SERVEREM
- MONITOROVÁNÍ / DIAGNOSTIKA
- PODPOROVÁN ETH./IP/TCP

SCADA

MES

- APLIKOVNÍ SW
- SPRÁVA VÝROBNÍCH ZDROJŮ
- SPRÁVA VÝROBNÍCH POSTUPŮ
- DETAILNÍ PLÁNOVÁNÍ VÝROBY
- DISPEČERSKÉ ŘÍZENÍ
- ŘÍZENÍ VÝROBY
- SBĚR DAT
- SLEDOVÁNÍ VÝROBKŮ, FODKMENT
- VÝKONOVNÍ ANALÝZY

PII3 ORČENLIVOST SÍŤÍ A ŘEŠENÍ VHODNÁ PRO KRITICKÉ APLIKACE.

REAL-TIME
QoS

METODY PRO ZVÝŠENÍ BEZPEČNOSTI

- ZÁLOHOVÁNÍ (NÁHRADNÍ CESTA)
- NEZÁVISLOST SEGMENTŮ (STAR)
- CRC, HMAC + OPRAVA CHYB
- POTVRZOVÁNÍ (ACK)
- ŠIFROVÁNÍ

SCHEMATICKÉ METODY NÁVRHU ANALOGOVÝCH, DIGITÁLNÍCH A SMÍŠENÝCH INTEGROVANÝCH SYSTÉMŮ. APLIKAČNĚ SPECIFICKÉ INTEGROVANÉ SYSTÉMY - PLNĚ ZÁKAZNICKÝ NÁVRH, HRADLOVÁ POLE, STANDARDNÍ BUNĚKY, PROGRAMOVATELNÉ OBVODY (PLA-ASIC)

NÁVRHOVÁ PRAVIDLA

- MIN. ŠÍŘKA POTUHU
- ROZMĚR POTUHU
- MIN. SEPARACE NÁSEK
- ORIENTACE

MONOLITICKÉ IO
VĚTŠINOU ANALOG.

- FLEXIBILITA
- LIMIT POUZE NÁVRH. PRAVIDLA

- PUVNÍ NÁVRH
- ANALOG. I DIGITÁLNÍ DOKUMENTY

- DLOUHÝ ČAS NÁVRHU, REALIZACE
- VELIKÉ EFEKT. VÝUŽ. PLOCHY ČIPU
- LEVNĚ JEN VE VELKÝCH SĚR.

MONOLITICKÉ IO
2 ŘÁD/SLOUPŮ
TRANZISTORŮ
PROGRAMOVATELNÉ
POLOVODIVÉ

- PREFABRIKOVANÉ ČIPY
- JEDNOTNÉ POLE TRANZ. + PROP.
- PRIMITIVNÍ BUNĚKY

- FUNKČNÍ ZAPJENÍ 1 NEBO VÍCE VRSTEV METALIZACE

- RYCHLÁ VÝROBA
- LEVNĚ VE STŘEDNÍCH SĚRÁCH
- NEVHODNÉ PRO RAM, ALU

MONOLITICKÉ IO
VYKROJENÉ POLOVODIVÉ
KRYHOVÉ BUNĚKY

- PŘEDDEFINOVANÉ KRYHOVÉ ZÁKL. BUNĚKY (NAND, NOR, PŘEVODNÍK, ...)
- NÁVRHÁŘ: UMÍSTĚNÍ, PROPOJENÍ
- DIGIT. I ANALOG.

- VELIKOST ČIPU LIMIT. FUNKČNOST
- DLOUHÝ VÝROBNÍ ČAS
- LEVNĚ VE VELKÝCH SĚRÁCH
- DEFIN. VÝŠKA BUNĚKY - SNADNÉ SKLÁDÁNÍ
- LEPŠÍ FUNKČNOST PŘI VÍŠET PLOŠE VS. HRADLOVÁ ROLE

MAKROBUNĚKY

MONOLITICKÉ IO
LOGICKÉ BUNĚKY
PROGRAMOVATELNÉ PROPOJENÍ

PLD = PROGRAMOVATELNÉ LOGICKÉ OBVODY

- PROM
- PAL - PROG. ARRAY LOGIC
- PLA - LOGIC ARRAY
- FPGA - FIELD PROGRAMMABLE GATE ARRAY

- FPGA
- PRO NÁPR. MENÍ VUTNÁ TECHNOL. REALIZACE
- PŘEDDEF. LOG. OBV.

- AŽ 8M LOGIC. HRADLO
- AŽ 4 POWERPC RISC / 1 ČIP
- VELIKÉ ČIPY > 10⁸ TRANZ.
- KRÁTKÝ NÁVR. A REALIZ. ČAS
- V POROVNÁNÍ S ASIC MENŠÍ FREKVENCE HODIN

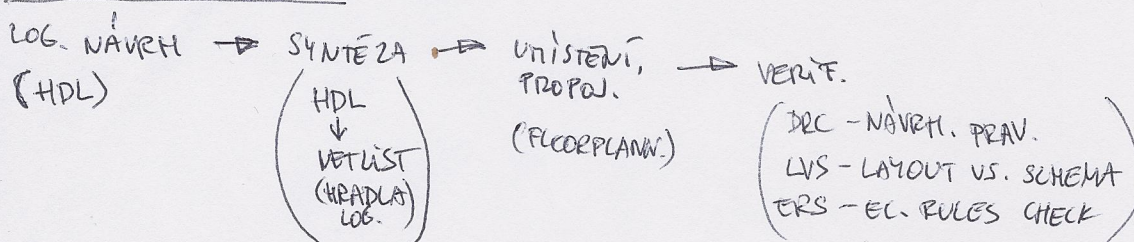
DIGITÁLNÍ NÁVRH

- DELENÍ NA SUBSYSTÉMY
- POUŽITÍ EXISTUJÍCÍCH

TESTOVÁNÍ

- STATISTICKÉ SUBSYSTÉMY
- SIMULACE

NÁVRH (STAND. BUNĚKY)



ISC5 JAZYKY HDL, HDL-A, LOGICKÁ A FYZICKÁ SYNTÉZA SYSTÉMU. FRONT END A BACK END NÁVRH.
PROBLEMATIKA ROZMÍSTĚNÍ (FLOORPLANNING), ČASOVÉ ANALÝZY, NÁVRH TESTŮ A VERIFIKACE NÁVRHU.

HDL

- RYCHLÝ POPIS FCE / ČÁSTI OBVODU
- KRÁTKÁ DOBA SIMULACE
- SYNTÉZA V PŘÍP. ČISL. OBV.

1. DESIGN RULE CHECK
2. LAYOUT vs. SCHEM.
3. ELECTRIC. RULE CHECK

VERIFIKOVNÍ TECHNIKY:

SIMULACE

FUNKČNÍ

ČASOVÁ

FORMÁLNÍ VERIFIKACE

FUNKČNÍ

STATIC. ČAS. ANALÝZA

ČASOVÁ - KONTROLUJE ČASOVÁNÍ

FYZICKÝ NÁVRH → LAYOUT

BACK-END : ANALYZE → ZPRACOVAT → COMPILER → NETLIST

FRONT-END :

VERILOG NETLIST → FYZICKÝ NÁVRH
TECHNOLOG. PODADAVKY →

FLOORPLANNING

ISC6 CAD PROSTŘEDKY A STANDARDY PRO NÁVRH ANALOGOVÝCH A SMÍŠENÝCH INTEGROVANÝCH OBVODŮ, MOBILNÍ IO S NÍZKOU SPOTŘEBOU, VERIFIKACE NÁVRHU. TECHNOLOGICKÁ REALIZACE, VERIFIKACE INTEGROVANÝCH SYSTÉMŮ, PROBLEMATIKA PŘEVODU NÁVRHU SYSTÉMU MEZI JEDNOTLIVÝMI TECHNOLOGIEMI.

ZÁKL. OPERACE VYTVAŘENÍ IO

PŘÍPRAVA PODKLADYST. & SUBSTR.

LITOGRAFIE (FOTO-, ELECTRONOVÁ, RENTGEN.)

LEPTÁNÍ

TERNICKÝ OXID. SI

DIFÚZE

IMPLANT.

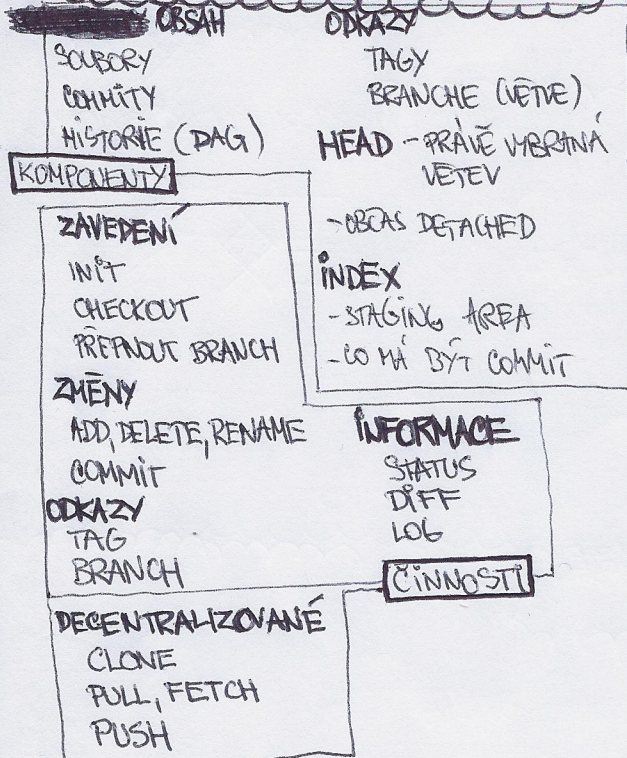
PYL., CHEM. MŮŽE VYSTAV

EPITAXE

POUZŘENÍ

OSP7 TECHNIKY SPRÁVY A ORGANIZACE ROZSAHLÝCH SW PROJEKTŮ. NÁSTROJE PRO SPRÁVU VERZÍ ZDROJOVÝCH KÓDŮ, SLEDOVÁNÍ CHMB, PRO AUTOMATICKÉ GENEROVÁNÍ DOKUMENTACE A PODPORU ORIENTACE V ROZSAHLÝCH PROJEKTECH. ZPŮSOBY KOMUNIKACE MEZI VÝVOJÁŘI NAVZÁJEM A I S UŽIVATELI. SYSTÉMY PRO SLEDOVÁNÍ A ŘEŠENÍ CHMB A UŽIVATELSKOU PODPORU. OPEN-SOURCE LICENCE A 2 NICH VPLÝVAJÍCÍ PRÁVA A LICENCE. POSTUP ZAČLENĚNÍ ÚPRAVY (PATCH) DO VELKÉHO OPEN-SOURCE PROJEKTU (NAPŘ. LINUXOVÉ JÁDRO).

SCH - SOURCE CONTROL MANAGEMENT



CATHEDRAL VS. BAZAAR (E.S. RAYMOND)

TRAC, BUGZILLA
GITHUB, SOURCEFORGE
DOXYGEN, JAVADOC
MAILING LIST, WIKI, IRC

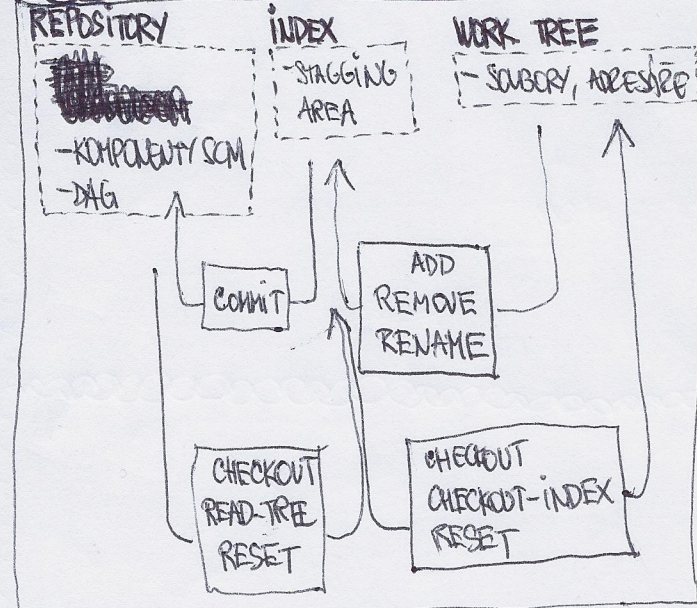
LICENCE

KOMERČNÍ SW - SMLOVNÍ PODMÍNKY, PROPRIETÁRNÍ
FREEWARE - ZDARMA, MOŽNÉ OMEZENÍ ŠÍŘENÍ, POUŽITÍ
SHAREWARE - JAKO FREEWARE, SPECIFIKUJE PRO CO FULL VERS.
PERMISIVNÍ - VYŽADUJÍ UVEST AUTORA
BSD APACHE
MIT

COPYLEFTOVÉ (RECIPROČNÍ) - VYŽADUJÍ ZAHRNUTÍ

UŽIVATELB DO PRÁVA NAKLÁDAT S DÍLEM
(MODIFIKOVAT A ŠÍŘIT ZA STEJNÝCH PODMÍNEK)
GPL - ODPOZENÁ DÍLA POD TOUTÉŽ LICENCÍ
LGPL - PERMISIVNĚJŠÍ GPL (MYŠLENA PRO KNIHOVNY)
- HRANIČÍ API
MPL - MOZILLA PUBLIC LICENSE : PŮSOBNOST NA JEDNOTLIVÉ
AGPL - NA POSKYTOVATELE SLUŽBY (UŽIVATEL SLUŽBY
GENERUJÍCÍ DATA MÁ MOŽNOST ZÍSKAT A UPRAVOVAT SW)
CC - CREATIVE COMMONS
ODBL - OPEN DATABASE LICENSE

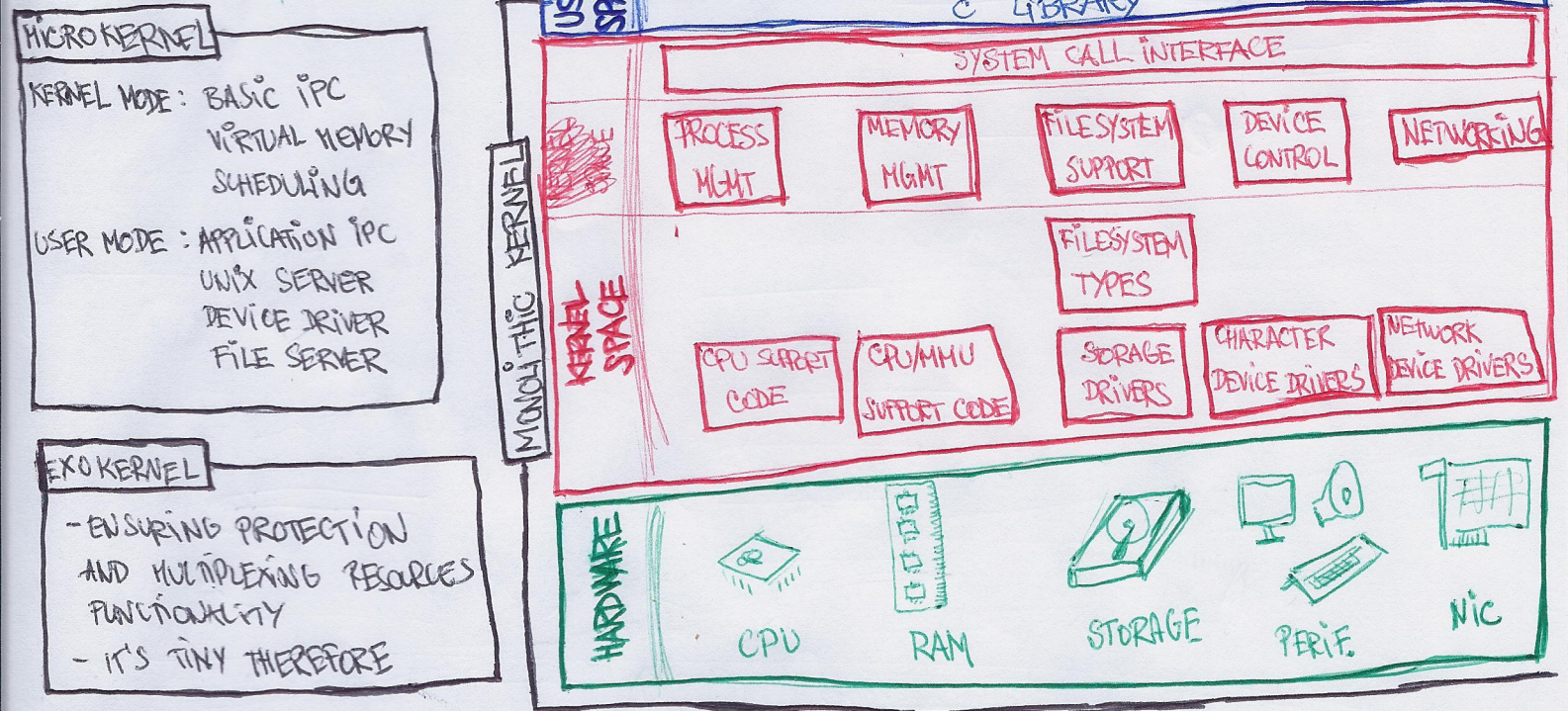
GIT



TYP OBJEKTŮ (2 OBS → SHA1)
BLOB : DATA
TREE : OBSAHUJE TREE A BLOB
COMMIT : TREE, PARENT, AUTHOR, MESSAGE
TAG : COMMIT, WHO, DATE, MESSAGE
NEMĚNNÝ
UKLÁDÁNÍ SE DO REPOSITORY

SCH : MERCURIAL, BAZAAR, SVN

OSP8 PŮJADKY A PRAVIDLA PRO TĚŽBU PŘENOSITELNÉHO KÓDU. ORGANIZACE PROJEKTŮ A STRUKTURA OPERAČNÍCH SYSTÉMŮ PRO ZAJISTĚNÍ PŘENOSITELNOSTI MEZI RŮZNÝMI PLATFORMAMI (OS, CPU). VNITŘNÍ A VNĚJŠÍ REPREZENTACE DAT, PŘEVODY MEZI NĚMI; VZTAH K SÍŤOVÝM PROTOKOLŮM (ENDIANING, SERIALIZACE, AID...)



EXOKERNEL

- ENSURING PROTECTION AND MULTIPLEXING RESOURCES FUNCTIONALITY
- IT'S TINY THEREFORE

SUPERVISOR - RING 0
HYPERVISOR - RING -1
USERSPACE - RING 3

MUTEX - ZAJIŠTĚ JE, ŽE NEDŮJE K SOUČASNÉMU PŘÍSTUPU KE STEJNÉ ČÁSTI LISTU (array)

FUTEX - FAST USERSPACE MUTEX

- LINUX SYSTEM CALL

- 2 CENTRAL OPERATIONS: `wait(addr, val)` `value[addr] == val ? sleep ;;`

`WAKE(addr, val)` wake up val threads waiting for addr

	SHAREABLE	CACHE
STATIC	/usr /opt	/etc /boot
VARIABLE	/var/mail /var/spool/news	/var/run /var/lock

~~PROTOKOLY A PRAVIDLA PRO TĚŽBU PŘENOSITELNÉHO KÓDU~~

FHS: FILESYSTEM HIERARCHY STRUCTURE

/bin ESSENTIAL COMMAND BINARIES
/boot STATIC FILES OF THE BOOT LOADER
/dev DEVICE FILES
/etc HOST-SPECIFIC SYSTEM CONFIGURATION
/lib ESSENTIAL SHARED LIBRARIES AND KERNEL MODULES
/media MOUNTPOINT FOR REMOVABLE MEDIA
/mnt MOUNTPOINT FOR MOUNTING FS TEMPORARILY
/opt ADD-ON APPLICATION SOFTWARE PACKAGES
/run DATA RELEVANT TO RUNNING PROCESSES
/sbin ESSENTIAL SYSTEM BINARIES
/srv DATA FOR SERVICES PROVIDED BY THIS SYSTEM
/tmp TEMPORARY FILES
/usr SECONDARY HIERARCHY
/var VARIABLE DATA

OPTIONAL

/home USER HOME DIRECTORIES
/home/gnu ALTERNATE BECAUSE ESSENTIAL SHARED LIBRARIES
/root HOME DIR FOR ROOT USER

PŘENOSITELNOST KÓDU:

- BAT ČÍSLE, CO JE DEKLAROVÁNO
- STANDARDIZOVANÁ API
- ENDIANING, TYPY, VELIKOST ^{sizeof()}
- NIKDY NEPŘETÝPOVAT
POINTER → INT → POINTER
- NEZAROVNÁVÉ PŘÍSTUPY
SNÍŽUJÍ VÝKONNOST
- ATOMICKÉ OPERACE
- VNĚJŠÍ SÍŤ. FORMÁTY
ODLIŠOVAT OD VNITŘNÍCH

KAP 9 1/6 ROZVÝV PŘÍKAP (PCI, PCIe, USB), FUNKCE, IMPLEMENTACE A OVLÁDÁNÍ ZAPŘÍK.

PCI

- 32-64 bit
- 33-66 MHz
- 132-528 MBps
- BLOKOVÉ PŘENOSY, NÍZKÁ LATENCE (60ns ~33MHz)
- BODICE V ASIC (APPLICATION-SPECIFIC INTEGRATED CIRCUIT)
- NÍZKÝ POČET PINŮ
- DETEKCE ZPRACOVÁNÍ CHYB
- NEZÁVISLÉ NA PROCESORU
- MULTIMASTER PROTOCOL (MULTIPLEX. SBĚRNICE 32 bit)
- 17 SLAVE PIN, 19 MASTER PIN
- PLUG & PLAY
- INTEROPERABILITA 32bit a 64bit
- MASTER: ŽÁDOST O PŘÍDELENÍ SBĚRNICE INICIUJE SBĚRNICOVÉ CYKLY PŘÍKAP SE NA ŘÍZENÍ PŘENOSU
- SLAVE: VYHODNOCUJE VSECHNY SBĚRNICOVÉ CYKLY VLASTNÍ SE JICH, JE-LI ADRESOVÁN PŘÍKAP SE NA ŘÍZENÍ PŘENOSU
- SIGNALY: CLK, PST, REQ, GNT, AD, C/BE, PAR, ...
- ARBITR

USB

- PROPŘÍKAP PC PERIF.
- MASTER/SLAVE (127 ZAPŘÍKAP)
- RŮZNÉ TYPY PŘENOSŮ
- RYCHLOST 16bps... 48bps
- PLUG & PLAY, HOT SWAP
- NÁPAJENÍ PERIFERII

TYPY ÚZLŮ

- HOST - HOSTITEL (ONLY ONE)
- ŘÍZENÍ MASTER/SLAVE
- HUB - ROZBOČOVACÍ
- X2.0 → SWITCH
- FUNCTION - ZAPŘÍKAP

MAX. 5 ÚROVNÍ (2000V)

TRÍDY ZAPŘÍKAP:

MASS STORAGE

HID

PRINTER

PŘENOS V ROVĚŽNĚ STREAM PIPES
BIDIRECTIONAL MESSAGES PIPES
BLOCKS
ISOSYNCHRONOUS
PŘÍKAP

TRANSAKCE:

TOKEN

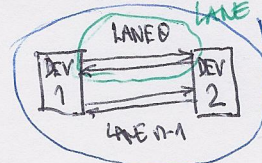
DATA

HANDSHAKE

USB ON-THE-GO

PCIe

- VÁ ROZDÍL OP PCI - SERIOVÁ KONTAKTACE
- SERIOVÉ PŘENOSY
- FULL DUPLEX
- P2P
- JEDNODUŠE SKALOATELNE

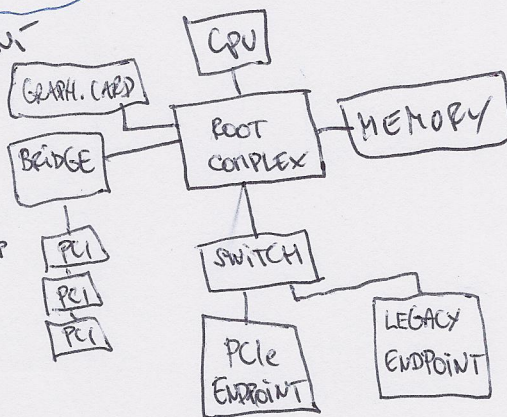


TYPY ZAPŘÍKAP

- ROOT COMPLEX

PROTOKOLY
ZAPŘÍKAP:

- TRANSAKCE
- PŘÍKAP K APP
- KONF.
- PDS
- LINEOVÁ
- CRC, ACK
- PŘÍKAP
- PŘÍKAP
- TX/RX
- KODOVÁNÍ
- SER./DESER.



KAPITOL 10 SÍŤOVÁ ROZHRANÍ (ETHERNET, AUTO-NEGOTIATION, PoE), IMPLEMENTACE IP ZÁSOBNÍKU.

PŘENOSOVÝCHOST

PŘENOSOVÉ MEDIUM

TOPOLOGIE: BUS, STAR

HALF/FULL DUPLEX

CSMA-CD

CSMA-CA

FRAME

MAC-ADRESA

KOLIZNÍ DOKÉRY

REPEATER

HUB - MDI, MDI-X

BRIDGE/SWITCH

RSTP - ZÁCHOVÁNÍ, SMYČKY

AUTO-NEGOTIATION - TESTOVÁNÍ
~~LINKY~~ LINKY



PoE

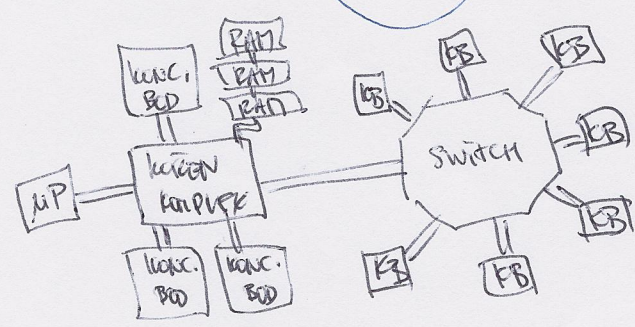
VARZANTA A: 1,2 + 3,6

B: 4,5 + 7,8

VLAN

KRPM BEZDRÁTOVÉ SÍŤE (IEEE 802) A JEJICH IMPLEMENTACE.

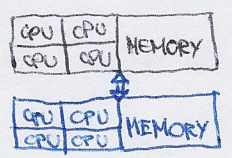
↑ více výpočtu nasazenou, např. pro HD kopie



PAP14 ARCHITECTURY MULTIPROCESOROVÝCH POČÍTAČŮ. ARCHITECTURY SYMETRICKÝCH MULTIPROCESOROVÝCH PČTÁČŮ (SMP), ZPŮSOBY ZAJIŠTĚNÍ KOHERENCE V SMP, PRAVIDLA PRO PROVÁDĚNÍ PAMĚTOVÝCH OPERACÍ, ZAJIŠTĚNÍ SEKVENČNÍ KOHZISTENCE, SLABŠÍ MODELY PAMĚTOVÉ KOHZISTENCE. ARCHITECTURY S DISTRIBUOVANOU SDÍLENOU PAMĚTÍ, ZAJIŠTĚNÍ KOHERENCE A KOHZISTENCE. VÍCEVLÁKNOVÉ PROCESORY.

SMS - SYSTÉMY SE SDÍLENOU PAMĚTÍ

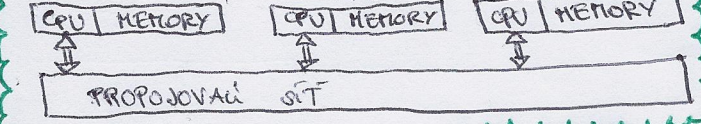
- CELÁ PAMĚT ISEM PROCES.
- UMA (UNIFORM MEM. ACC.)
- SHODNÝ ČAS PŘÍSTUPU
- NUMA (NON-UNIFORM)
- RŮZNÝ ČAS PŘÍSTUPU
- RM (REMOTE)



DSM/DMS

DSM - SYSTÉM S DISTRIB. PAM.

- VLASTNÍ PAMĚT, KOMUNIKACE (MESSAGE PASSING)



HYBRIDNÍ

- KOMBINACE SMS + DMS

SMP - SDÍLENÁ FYZICKÁ PAMĚT

UMA, NUMA - ODELELENÁ FYZ. PAM.

SW PŮHLED

PROGRAMOVACÍ MODELY

- SDÍLENÁ PAMĚT - SEMAF, ZÁMKY
- VLÁKNA (ROUX THREADS)
- POSÍLÁNÍ ZPRÁV (SMS, DMS)
- DATOVĚ PARALELNÍ - PARALELNÍ OPERACE NAD DATOVÝMI MNOŽINAMI
- HYBRIDNÍ - KOMBINACE PŘEDCHOZÍCH, VETŠINOU SPHD, PRO VÁROČNÉ HARD

ROZVRHOVÁNÍ (SCHEDULING)

- FUNKČNÍ DEKOMPOZICE, ROZDĚLIT DO PARAL. PROVED. VLOH, VZÁJ. KONTLÍK.
- NÁJNO REKURENCE

VÍCEVLÁKNOVÉ PROCESORY

- VÍCE VLÁKEN SDÍLÍ JÁDRO PROC.
- ZVYŠUJE PROPUSTNOST SYSTÉMU
- JÁDRO UCHOVÁVÁ STAV KAŽDÉHO VLÁKNA
- PODPORA VIRTUÁLNÍ PAMĚTI
- PŘEPÍNÁNÍ VLÁKEN RYCHLE (VS. PROCES)

MULTITHREADING

SIMULTÁNNÍ ↔ TEMPORÁLNÍ
(HYPERTHREADING) JEMNOZRNÝ
JEMNOZRNÝ HRUBOZRNÝ

ČISTĚ SUPERSKALÁRNÍ

- LÍMIT. MĚDOSTATEK HP
- HRUBOZRNÝ MT
- PŘEPÍNÁNÍ VLÁKEN

JEMNOZRNÝ MT

- PŘEPÍNÁNÍ V KAŽDÉM CYKLU

SIMULTÁNNÍ MT

- PŘEPÍNÁNÍ V KAŽDÉM CYKLU
- SPOBĚDĚ VÍCE MEZ. 1 VLÁKNO

HW PŮHLED

KOHERENCE : PRAVIDLA PRO PŘÍSTUP K PAMĚTOVÝM MÍSTŮM
KOZISTENCE : PRAVIDLA PRO VŠECHNY PAMĚTOVÉ OPERACE

KOHERENTNÍ SYSTÉM

- PRO KAŽDÉ PAMĚT. MÍSTO SĚR. POŘADÍ R/W

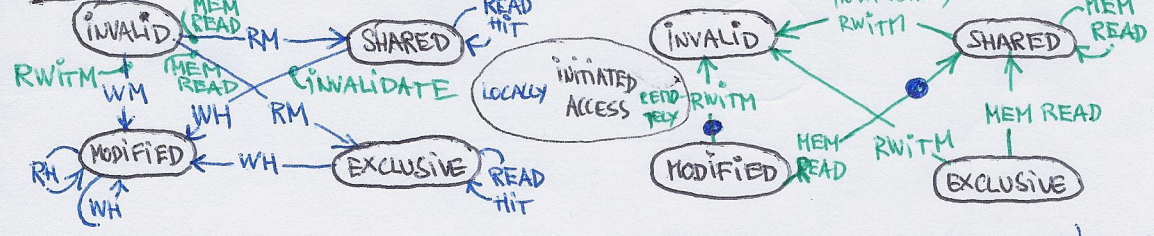
KOHERENTNÍ PROTOKOLY

- WRITE-THROUGH (PŘÍTV. ZÁPIS) CACHE
- ZÁPIS SOUČASNĚ DO SKRYTÉ HLAVNÍ PAM.
- POMALÝ, ZATEŽUJE KOMUNIKACI
- WRITE-BACK
- ZAPISUJE AŽ KDYŽ SE O BUCK V CACHE
- MŮŽE PŘÍVIT (RYCHLEJŠÍ)

ŘEŠENÍ PROBLÉMU KOHERENCE V SMP

- SNOPING (SPENOVÁNÍ) SĚRNICE) : GLOBALNÍ SĚRNICE, SPATNÁ SKALOVATELNOST
- DIRECTORY BASED

MESI - MODIFIED, EXCLUSIVE, SHARED, INVALID



BUS TRANSACTION

READ HIT
WRITE MISS

- COPY BACK - ZABLOKUJE ZPRAVU, PROVEDE COPY BACK (ZÁPIS DO PAMĚTI), PŮVODNÍ JÁDRO DOTAZ OPRAKUSE

MSI

- CHYBÍ EXCLUSIVE (NENÍ NOTNÝ SJ. SHARED, PŘED ZÁPISEM VÍDY BUSUPGRADE BOPAX)

MOESI

- PŘIDÁN OWNED : EXISTUJÍ DALŠÍ SHARED, ALE NEAKTIVNÍ V HLAVNÍ PAMĚTI

DSM

- BROADCAST: 8-10 UZLŮ
- HUB ODELELENÝ BROADCAST DOMAINS

DIRECTORIES

- PRO KAŽDÝ RADEK PAMĚTI : JE V CACHE? V JAKE/JAKÝCH? DIRTY/CLEAN?
- FULL DIRECTORY
- V NUMA KAŽDÍ UZEL ČÁST ADRESÁŘE
- UMOŽŇUJE NEBUDIVAT BROADCAST
- REALIZACE : FLAT DIRECTORY - BITMAPA SDÍLENÝCH PROCESORŮ

ARCHITECTURY S DISTRIBUOVANOU SDÍLENOU PAMĚTÍ

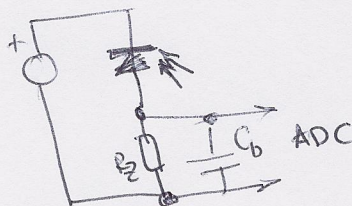
- SĚRNICE
- BROADCAST
- DIRECTORIES
- FLAT DIRECTORY
- DISTRIBUOVANÝ ADRESÁŘ (DOUBLY LINKED)

ANALÝZA USPOŘÁDÁNÍ, VLASTNOSTÍ, FUNKČNÍCH BLOKŮ A OBLASTÍ POUŽITÍ MIKROŘADIČŮ, JEJICH TYPICKÉ PERIFERIE A ROZHRANÍ, ZPŮSOBY OVLÁDÁNÍ, VÝSTUPNÍCH ČLENŮ (AKUSTICKÝCH, OPTOELEKTRONICKÝCH, MECHANICKÝCH A SILNÝCH ...)

PERIFERIE A ROZHRANÍ

GPIO, AFIO
USART
I2C
SPI (P2P), MASTER/SLAVE
CAN
USB

FOTODIODA



CMOS

- MIPI - MOBILE INDUSTRY PROCESSOR INTERFACE
- CSI - CAMERA INT., DSI - DISPLAY INT.
- DCI - DIGITAL CAMERA INTERFACE, PARALLEL

MIKROŘADIČ

- JÁDRO
- ROM (PROGRAM)
- PAMĚŤ DAT (OPERACNÍ PAMĚŤ)
- R/W

BLOKY:

GENERÁTOR HOD. SIG.

RESET GEN.

PERIFERNÍ BLOKY (ČITĚČE, KOMUNIK. PORTY)

UART, USART, ETH, USB

SPI, I2C

ADC, DAC,

RTC - OBVOD REÁLNĚHO ČASU

BLOK ŽÍZENÍ NAPÁJENÍ

AKUSTICKÉ

- PWM - PŘÍMA
- DAC
- AUDIO CODEC (I2S)

RELÉ

- POTŘEBA VÝKONNÝ OBVOD
SE SPÍNACÍM TRANZISTOREM

~~ODDELENÉ OVLÁDÁNÍ/OVLÁDANÉ OBVODY~~
~~OVLÁDÁNÍ RELÉ A RT. OBVOD~~

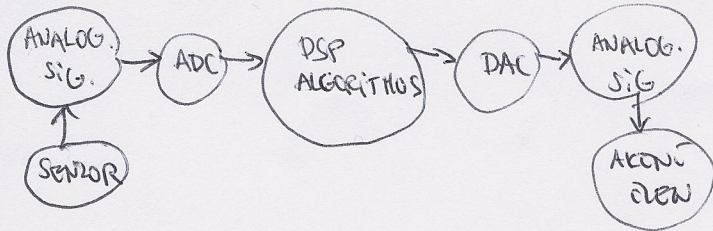
ODDELENÉ OVLÁDÁNÍ/OVLÁDANÉ
OBVODY

- DIODA + SENZOR

PŘÍKLAD: STM32

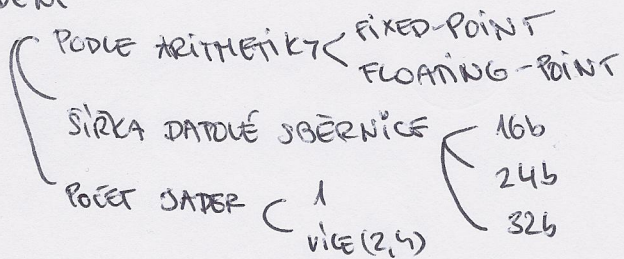
AVS16 MIKROŘADIČE S JADREM ARM A DSP, ARCHITEKTURA, ZÁKLADNÍ FUNKČNÍ BLOKY, VLASTNOSTI Z HLEDISKA APLIKACE VE VESTAVNÉM SYSTÉMU.

DSP



- HARWARDSKÁ ARCHITEKTURA - ODDĚLENÁ PROGRAMOVÁ A DATOVÁ PAMĚT,
- RISC
- PIPELINE (FI, DI, EX, MEM, WB) VLASTNÍ SBĚRNICE
- OPTIMIZOVANÁ PRO ZPRACOVÁNÍ TOKU DAT
- SIMD (SPECIÁLNÍ INSTRUKCE TOHO TYPU)
- SPECIÁLNÍ ALU, MAC
- KOMUNIKACE: SER., CAN, SPI, ETH, I2C)

TRŽENÍ



VLASTNOSTI

- VELIKOST A TYP PAMĚTI
- KOMUNIKAČNÍ PERIF.
- SPOTŘEBA
- CENA
- PODPORA OD VÝROBCE

AVSIT ZPŮSOBY VSTUPU ANALOGOVÉHO SIGNÁLU (ZE SMYSLOVÝCH ZKUSŮ, OBRAZU, POHYBU, POLOHY A DALŠÍCH SMYSLŮ) DO VESTAVNÝCH SYSTÉMŮ, ZÁKLADNÍ METODY ZPRACOVÁNÍ SIGNÁLŮ A JEJICH IMPLEMENTACE VE VESTAVNÝCH SYSTÉMECH.

ADC

- VZORKOVÁNÍ
- FREKVENCE, ROZLIŠENÍ

CONVERSION MODES

- SINGLE CHANNEL, SINGLE CONVERSION
- MULTI-CHANNEL, SINGLE CONVERSION
- SINGLE-CHANNEL, CONTINUOUS CONV.
- MULTI-CHANNEL, CONT. CONV.

DAC

- SUPPLY REQUIREMENT 2W-3.6V
- CONVERSION RANGE 0V-3.6V

DSP ALGORITHMS

- PŘEVZORKOVÁNÍ
- FILTRACE
- MATEMAT. ZPRACOVÁNÍ (VÝPOČET PARAMETRŮ, TRANSFORMACE)
- KOMPRESÍ, DEKOMPRESÍ

FOURIER - VÝPOČET SPEKTRA

LAPLACE - PRO POPIS SOJITE

Z-TRANSFORMACE - PRO DISKRÉTNÍ
POPIS

VZORKOVÁNÍ

KVANTOVÁNÍ

ANTI-ALIASING FILTR

- DOLNÍ PROPUST
- ODEZÍ FREKV. PÁSMO

VZORKOVACÍ TEBRĚN

$$f_s \geq 2 \cdot f_{sig-max}$$

KVANTOVÁNÍ

- KONEČNÉ ROZLIŠENÍ ADC

APC

- VZORKOVÁNÍ
- KVANTOVÁNÍ

- 3 POSLEDNÍ APROX.

- INTEGRACÍ

- PARALELNÍ

FIR

IIR