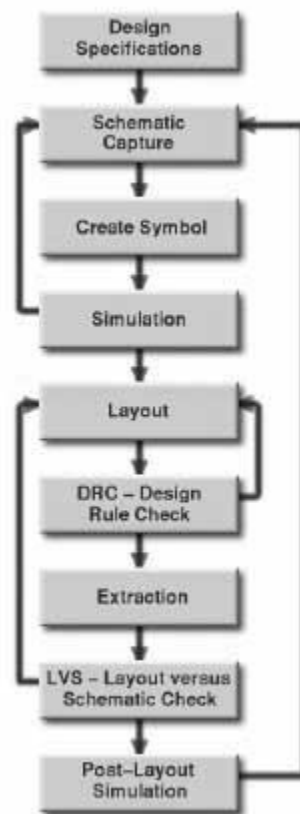


CAD PROSTŘEDKY A STANDARDY PRO NÁVRH ANALOGOVÝCH A SMÍŠENÝCH INTEGROVANÝCH OBVODŮ, MOBILNÍ IO S NÍZKOU SPOTŘEBOU, VERIFIKACE NÁVRHU. TECHNOLOGICKÁ REALIZACE, VERIFIKACE INTEGROVANÝCH SYSTÉMŮ, PROBLEMATIKA PŘEVODU NÁVRHU SYSTÉMU MEZI JEDNOTLIVÝMI TECHNOLOGIEMI. (A4M34ISC)

CADENCE VIRTUOSO PLATFORM

- nástroj pro modelování integrovaných obvodů včetně schémat, modelování chování (Verilog-AMS), simulace obvodů, fyzické ověření apod.
- používá se pro analogové, ale i smíšené integrované obvody, RF, paměti a FPGA



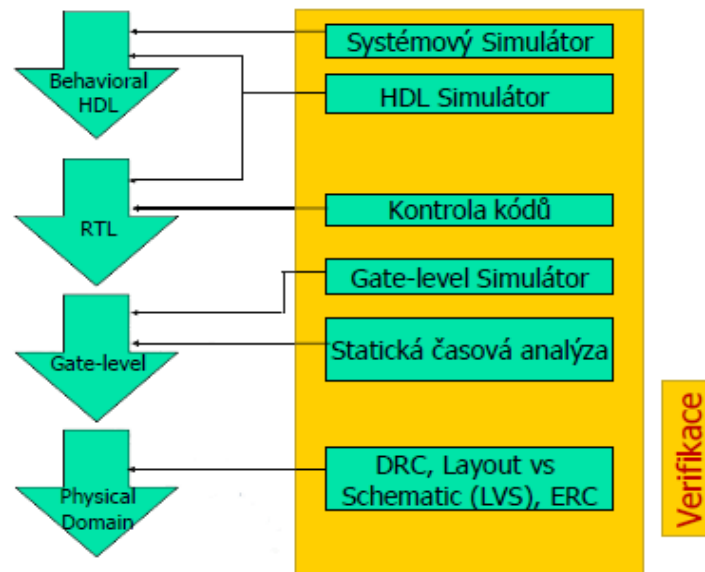
- Systém Cadence obsahuje určité knihovny, které obsahují nějaké součástky, ty například odpovídají určité výrobní technologii a uvnitř ní nalezneme součástky, které jsou v ní použitelné
 - pokud tedy navrhujeme integrovaný obvod, který se bude vyrábět v té které technologii, jsme omezeni při návrhu obsahem té které knihovny

MOBILNÍ IO S NÍZKOU SPOTŘEBOU

???

VERIFIKACE NÁVRHU

- DRC – Kontrola návrhových pravidel
- LVS – Layout vs schema – kontrola zapojení
- ERC – Electric Rules Check
- Analýza metalického propojení (proudová hustota, úbytek napětí)
- Dynamická časová analýza
- Analýza spotřeby
- Pro vybrané bloky simulace na úrovni tranzistorů
- Verifikace pro nízkou spotřebu



Verifikace na různých úrovních abstrakce

VERIFIKAČNÍ TECHNIKY

- Simulace (funkční a časová)
 - Behavioral
 - RTL
 - Gate-level (pre-layout a post-layout)
 - Switch-level
 - Transistor-level
- Formální verifikace (funkční)
- Statická časová analýza STA (časová)

TECHNOLOGICKÁ REALIZACE

CMOS

Technologie CMOS je všeobecně velmi dobře známá a využívá se ve většině polovodičových součástek, někdy i v kombinaci s dalšími technologiemi. Jejím základem je symetrické uspořádání komplementárních unipolárních tranzistorů PMOS (MOSFET s kanálem vodivosti P) a NMOS (MOSFET s kanálem vodivosti N).

SOI

Silicon on Insulator (SOI) je polovodičová sendvičová technologie významně vylepšující vlastnosti klasické objemové křemíkové (CMOS) technologie. V současné době se využívá hlavně pro výkonnější nízkopříkonové (dynamické) obvody, které nelze klasickou objemovou CMOS strukturou vytvořit. Hlavní charakteristikou SOI je umístění tenké nevodivé vrstvy (izolantu), jakým je například oxid křemíku nebo sklo mezi tenkou vrstvou křemíku a křemíkového substrátu. Tato struktura pomáhá snížit množství elektrického náboje, který se přesouvá během přepnutí tranzistoru, čímž se zrychluje jak proces přepnutí, tak je k tomu nutné vynaložit méně energie. Obvody založené na SOI jsou obvykle o 15% rychlejší a o 20% spotřebují méně výkonu než stejný obvod vyrobený běžnou objemovou křemíkovou CMOS technologií. Naopak technologie SOI je nákladnější na výrobu, takže i součástky jsou samozřejmě dražší. Proto se využívá jen tam, kde je to bezpodmínečně nutné, jako u high-end aplikací, jako jsou přenosné počítače nebo příruční rychlé nebo přesné měřicí přístroje.

SIGE

Pro vytvoření velmi rychlých jednočipových analogově-digitálních integrovaných obvodů se využívá spojení křemíku s jiným významným polovodičovým materiálem, germaniem.

VERIFIKACE INTEGROVANÝCH SYSTÉMŮ

???

PROBLEMATIKA PŘEVODU MEZI JEDNOTLIVÝMI TECHNOLOGIEMI

Technologie SOI představuje důstojného nástupce technologii CMOS. Technologie je vhodná pro výkoné systémy u nichž je snaha o co nejvyšší pracovní kmitočet. Přejít na tuto technologii je snažší právě díky jisté návaznosti na CMOS. Je třeba ale postupovat uvážlivě protože chování tranzistorů vyrobených touto technologií vykazuje oproti klasické technologii CMOS jisté odlišnosti, se kterými se musí návrhář vyrovnat. Některé parazitní jevy jsou potlačeny, ale je více těch které nemají v CMOS protějšek. Je třeba také kvalitativně zcela jiný přístup k tranzistoru, protože konkrétní chování není ovlivněno jen potenciálem řídicích elektrod a technologickými parametry ale i předchozím stavem tranzistoru a nábojem obsaženým v těle tranzistoru.