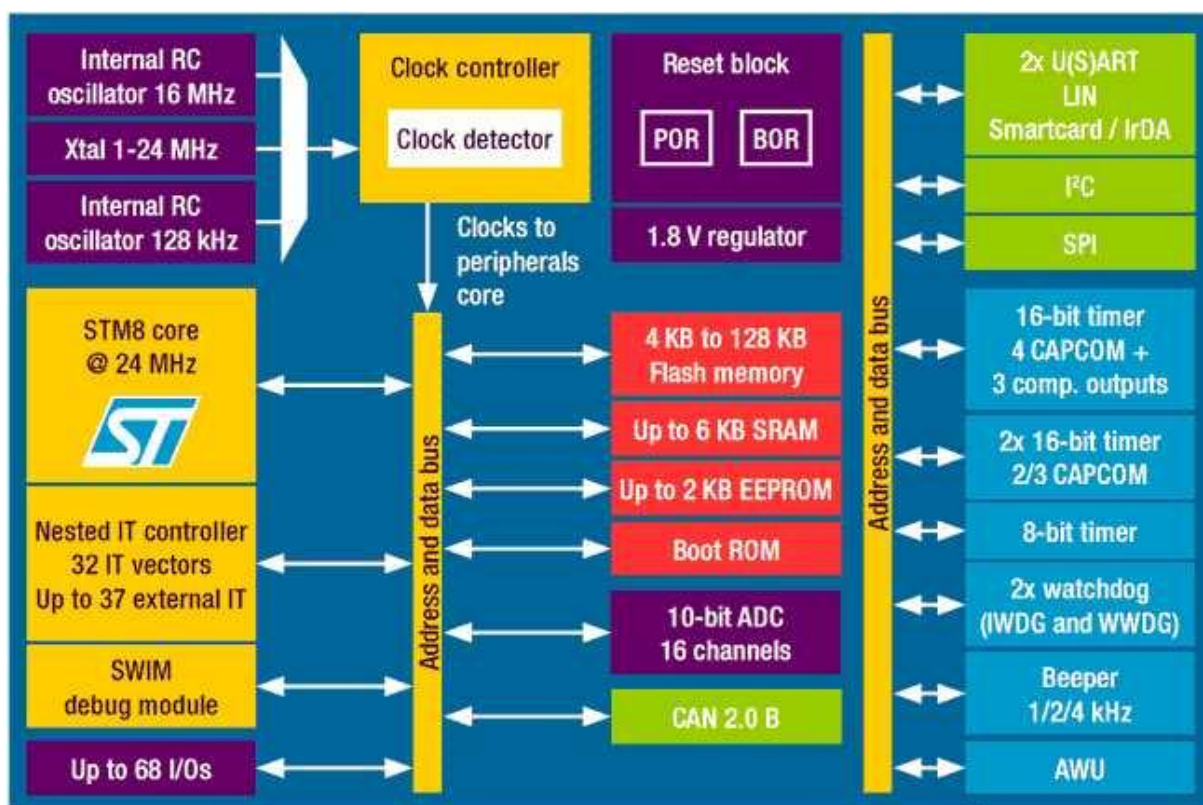


Uspořádání, vlastnosti, funkční bloky a oblasti použití 8-bitových mikrořadičů, jejich typické periferie a výpočetní výkon(A4M38AVS)

Zástupcem 8bitových mikrořadičů v rodině ST je např. STM8S105. Jde o jednočipový mikropočítač pro vestavné aplikace. Obsahuje obdobné periferie jako procesory vyšších řad (I2C, SPI, A/D převodníky, PWM, čítače)



STM8 má tříúrovňové pipeline. Tedy zatím co se jeden příkaz načítá, tak předcházející se dekóduje a třetí se už provádí. Výsledkem je to, že zatímco klasická jádra 51 potřebovala 12 taktů 24 MHz hodin na jedinou instrukci, tak STM8 zvládá za instrukci průměrně za 1.6 hodinového cyklu a taktéž při frekvenci hodin 24 MHz. Aby fungovalo načítání více instrukcí z programové paměti rychle, tak STM8 má 32 bitový přístup, takže načítá vždy 4 instrukce naráz.

- Jádro čipu má hardwarovskou architekturu.
- Indexové registry a stack pointer jsou 16-ti bitové. Zajímavé je, že zásobník využívají i celkem nezvyklé instrukční příkazy, ulehčující práci překladači.
- Jádro má zadrátováno (resp. zakřemíkováno) hardwerové dělení 16/8
- Stejně tak (celkem nepřekvapivě) umí jádro i násobit 8
- Pokud ST7 měla do 64kB programové paměti, tak STM8 řada obsahuje typy i se 128 kB flash paměti. Napájecí napětí se může pohybovat od 1.65 do 5.5V a famílie STM8 obsahuje i typy low power (dále v popisu).

Čip obsahuje dva interní kalibrované oscilátory (vhodné pro řízení spotřeby). Dále je šikovné, že typy STM8S20 a výš, mají dva UART interfejsy na čipu. Boot ROM je šikovná věc, která umožňuje snadné a

bezpečné nahrávání obsahu flash přes UART připojení z počítače. Protože jde o ROM, tak tuhle část zavlékače nejde přemazat a funguje vždy. Šikovná věc je Beeper - často potřebujete vydávat zvuky přes nějaké piezo. Ale není to tak jednoduché, musíte v požadované frekvenci měnit polaritu signálu. Beeper to dělá za vás a ušetří vám časovač a práci. A jako poslední zmíním tajuplně znějící AWU. Tímto názvem ST označuje modul starající se automatické probouzení ze spánku (při řízení spotřeby) = Auto Wakeup Unit. Ve skutečnosti dělá totéž do beeper - generuje pravidelné pulzy, které vyvolají přerušení, které probudí procesor ze stavu HALT.

Hlavní bloky mikroprocesoru:

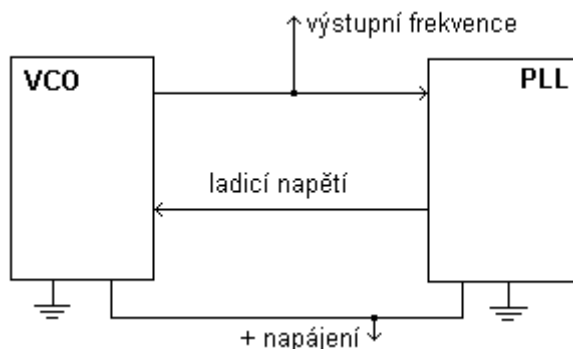
- CPU – vlastní jádro procesoru
- vnitřní paměť programu (ve formě ROM, Flash nebo SRAM)
- vnitřní paměť dat – SRAM
- Generátor hodinového signálu , vnější s XTAL (krystalem), vnitřní RC –méně přesné – jednotky procent, možná kalibrace
- resetovací obvod (Reset, Por,..)
- dohlížecí obvod Watch dog
- monitorovací obvod – kontrola napájení, monitorování teploty čipu,
- zálohování napáj. vybrané SRAM
- obvod reálného času RTC (Real Time Clock)
- jednotky čítačů, časovačů, (jednotky PCA – programmable counter array, funkce input capture, output compare, high speed output) ,generátory, PWM
- vnitřní sběrnice
- číslicové vstupně výstupní piny,
- analogové vstupy,
- analogové výstupy

Hodinový generátor:

- Prostý generátor s XTAL = pevná frekvence
- generátor + děličky pro nižší frekvence
- generátor s PLL = možné programování frekvence hodinového generátoru

PLL – Phase lock loop

Obvod fázového závěsu, kterým lze programově nastavit frekvenci hodinového generátoru.



Při generování přesné frekvence má PLL jakousi pasívní funkci. Vlastní generování má nastarosti napětím laděný oscilátor (VCO - Voltage Controlled oscillator), který je mimo. S PLL je však propojen, jak je znázorněno na obrázku. Jak je zřejmé, PLL neustále jistým způsobem kontroluje frekvenci a podle toho doladuje oscilátor.

Zdrojem té vší přesnosti je krystal v PLL. Frekvence oscilátoru je digitálními obvody postupně dělena a podobně je dělena i frekvence krystalu. Vydělené frekvence se porovnávají a produktem tohoto porovnávání je ladicí napětí. Vtip je v tom, že dělič, který dělí frekvenci oscilátoru, je programovatelný, tedy můžeme určit, jakým číslem bude dělit a tady je celá podstata ladění. Frekvence, které se nakonec porovnávají, zůstávají neměnné.

Oscilátory

- HSI, HSE (high speed interní / externí)
- LSI, LSE (low speed interní / externí)

WatchDog

Watchdog je periferie, která resetuje systém při jeho zaseknutí. K zaseknutí systému může dojít v důsledku chyby v hardware nebo software systému. Program (většinou v hlavní smyčce) periodicky signalizuje watchdogu svůj chod. To se může dít např. zápisem servisního impulsu do watchdogu, v případě některých jednočipových mikro počítačů také provedením speciální strojové instrukce. Pokud systém určitý čas nesignalizuje chod (typicky milisekundy až sekundy), pak watchdog způsobí reset systému.

Složitější watchdogy mohou navíc ještě zaznamenávat na nevolatilní (nezávislé na napájení tj. ukládání do energeticky nezávislé paměti) médium ladicí informace (např. časy kdy došlo k zresetování systému a jaký byl obsah registrů). Nejčastější použití watchdogů je v zabudovaných systémech, kde jsou mnohdy součástí mikroprocesoru.

Watchdog se rovněž používá pro převedení systému do bezpečného stavu, např. pro vypnutí motorů, elektrických sběrnic s nebezpečným napětím a jiných potenciálně nebezpečných subsystémů. Jednou z možností je, že řídicí jednotka při resetu pozná, že ji zresetoval watchdog, a místo normálního rozběhu pouze uvede systém do bezpečného nouzového stavu.

Watchdog může být realizován pomocí x-bitového čítače připojeného na hodinový signál s frekvencí několika MHz. Pokud není čítač přiměřeně často resetován, dojde po uplynutí přetečením čítače k resetu.

Účelem a současně důvodem existence watchdogu je přivést systém prostřednictvím resetu ze zaseknutého stavu zpět k normální funkci. Bez watchdogu by musel být čip resetován manuálně, což by u čipů v automatických strojích na odlehlých nebo špatně přístupných místech (např. meteorologické stanice, přístroje u rozvodů elektrického vedení) mohl být problém.

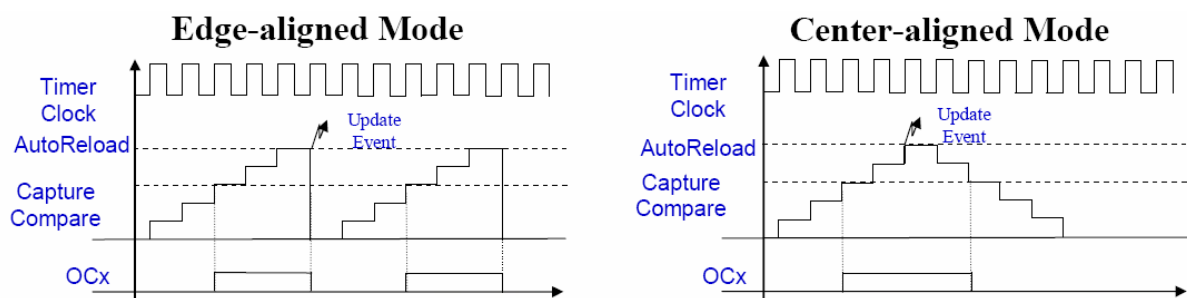
Vstupně-výstupní piny

- Konfigurace jako vstupní nebo výstupní
- Vstupní pin s pull up nebo pull down rezistorem
 - Pull up rezistor slouží k udržení log. hodnoty 1
 - Pull down rezistor slouží k udržení log. hodnoty 0
- Výstupní pin lze konfigurovat jako Push Pull nebo Open Drain

Čítače, časovače

- Timer – čítání vnitřních hodinových impulsů
- Counter – čítání vnějších impulsů
- Input Capture – určení časového okamžiku události (stopky)
- Output Compare – signalizace přednastaveného času čítače (budík)
- Čítače s PWM (pulsně šířková modulace)

Čítače můžeme provozovat v režimu up, down s podporou kruhového čítání. Pomocí čítačů s PWM můžeme generovat signál s proměnou střídou. Takovéto čítače se používají pro generování stejnosměrného napětí doplněným dolnoproustným filtrem k řízení výkonu (svícení LED, produ motoru). PWM může pracovat ve dvou režimech – edge aligned, center aligned.



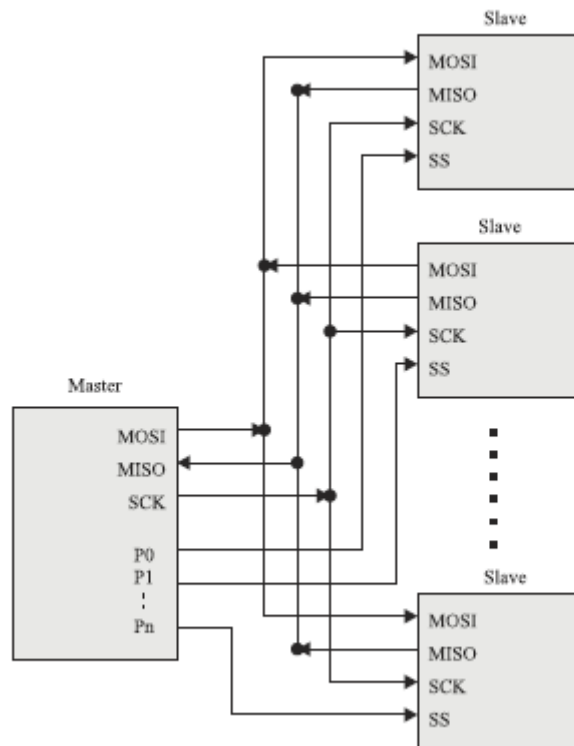
Rozhraní SPI

Pomocí rozhraní SPI lze připojovat paměťové karty typu SD, MMC. Rozhraní SPI je určeno především pro připojení vnějších pamětí, A/D převodníků a dalších obvodů k mikrokontroléru, případně pro vzájemnou komunikaci mezi mikrokontroléry. U některých mikrokontrolérů je SPI využíváno i pro programování jejich vnitřní paměti Flash.

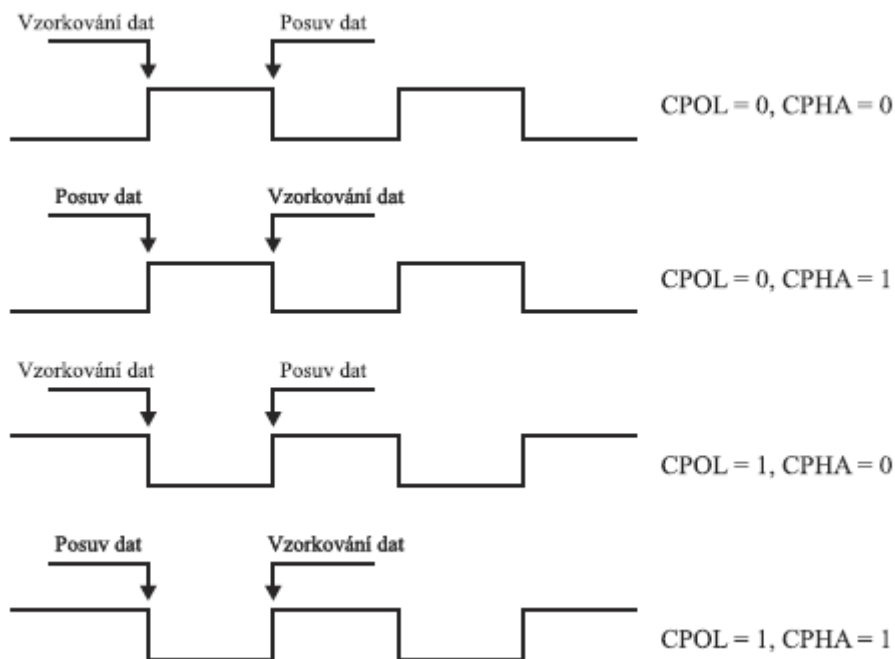
V systému mohou být zapojeny dva nebo více obvodů. Jeden z obvodů, obvykle procesor, je typu Master, ostatní jsou typu Slave. Jednotlivé obvody jsou propojeny čtyřmi vodiči:

- Datový výstup MOSI (Master Out, Slave In) obvodu Master je připojen na vstupy MOSI všech obvodů Slave.
- Datový vstup MISO (Master In, Slave Out) obvodu Master je propojen s výstupy MISO všech obvodů Slave.
- Výstup hodinového signálu SCK je připojen na vstupy SCK všech obvodů Slave.

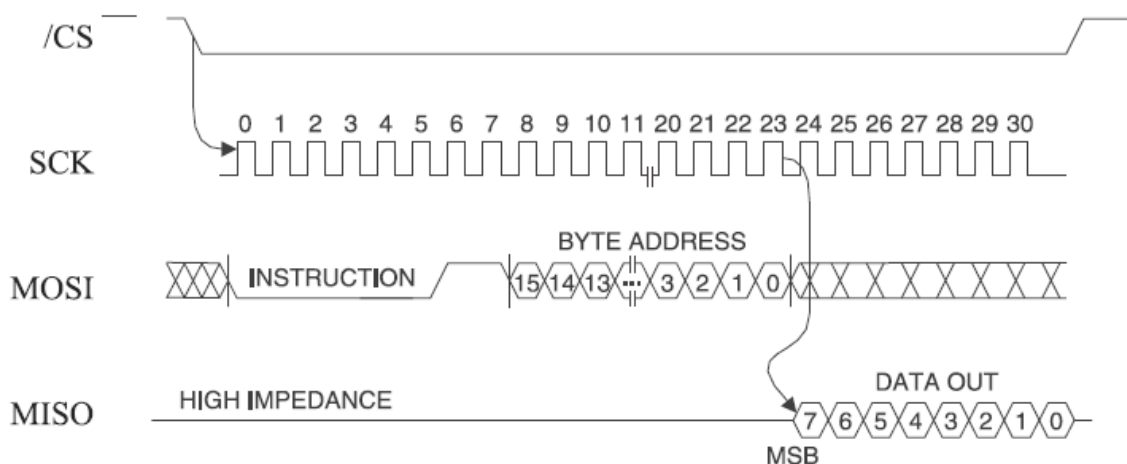
- Každý obvod Slave má vstup SS (Slave Select) pro výběr obvodu. Je-li SS v neaktivní úrovni, je rozhraní SPI daného obvodu neaktivní a jeho výstup MISO je ve vysokoimpedančním stavu. Vstupy SS jednotlivých obvodů jsou samostatnými vodiči propojeny s obvodem Master. Je-li obvodem Master mikrokontrolér, bývají tyto vodiče připojeny k některému z jeho portů. Tak lze snadno vybírat obvod, se kterým má být v daném okamžiku vedena komunikace.



Přenosy na sběrnici SPI probíhají vždy mezi obvodem Master a některým z obvodů Slave. Oba obvody obsahují posuvné registry. Obvod Master generuje hodinový signál, který řídí posouvání obou posuvných registrů. Klidová úroveň signálu SCK a vztah mezi datovým a hodinovým signálem je dán parametry CPOL a CPHA (viz následující obrázek). Pokud je rozhraní SPI realizováno specializovaným řadičem, je obvykle možné tyto parametry v řadiči nastavit. Je-li rozhraní SPI realizováno programově, musí být okamžiky změny úrovně datových a hodinových signálů zvoleny tak, aby přijímající obvod vzorkoval ustálená data.



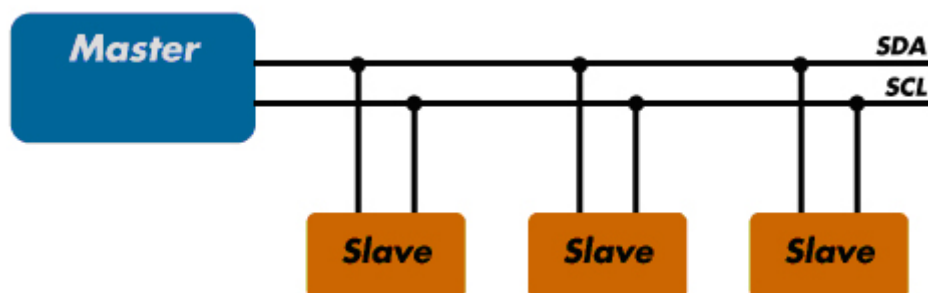
Na dalším obrázku je příklad komunikace se sériovou pamětí při čtení dat. Mikrokontrolér musí nejprve do paměti zapsat povel (čtení) a adresu dat. Potom jsou z paměti přečtena příslušná data.



Rozhraní I2C

Je sběrnice označovaná poněkud neobvykle symbolem I^2C , což je zkratka z celého názvu *Inter-Integrated Circuit*. V určitých ohledech se jedná o sběrnici podobnou *SPI* (existence hodinového signálu, jediný uzel typu *master*), ovšem některé vlastnosti těchto sběrnic jsou odlišné. Zatímco u sběrnice *SPI* byl umožněn obousměrný přenos dat díky použití dvojice vodičů *MISO* a *MOSI*, je sběrnice I^2C vybavena „pouze“ jedním datovým vodičem *SDA*, z čehož vyplývá, že se data přenáší poloduplexně. Také to znamená poněkud složitější interní strukturu všech připojených zařízení, protože příslušné piny musí být možné přepínat ze vstupního režimu na režim výstupní. Také zde není použit výběr zařízení typu *slave* pomocí zvláštních signálů, protože každému uzlu je přiřazena jednoznačná adresa – kromě elektrických charakteristik je totiž přesně stanoven i komunikační

protokol, což je další rozdíl oproti výše popsané sběrnici *SPI*. Obecně je možné říci, že *I²C* je sice poněkud složitější, ale zato flexibilnější sběrnice, která se velmi často používá i pro komunikaci na delší vzdálenosti (řádově metry, viz například *DDC* u monitorů), než tomu je u sběrnice *SPI*.



Na předchozím obrázku je zobrazen princip propojení několika uzlů pomocí sběrnice *I²C*. Sběrnice je tvořena dvojicí signálových vodičů; z tohoto důvodu se můžeme v dokumentaci setkat i s označením *TWI* (*Two Wire Serial Interface*), které používají například někteří výrobci mikrořadičů (*Atmel*). První signálový vodič slouží pro obousměrný přenos dat (**SDA** – *serial data*), druhým vodičem pak zařízení typu *master* posílá všem ostatním zařízením hodinové signály (**SCK** – *serial clock*). V praxi je navíc nutné k této dvojici vodičů přidat i společnou signálovou zem (**GND** – *ground*). Ani to však ještě pro úspěšnou komunikaci nestačí, protože je navíc nutné oba signálové vodiče, tj. jak **SDA**, tak i **SCK**, připojit přes pull-up rezistory o odporu cca 1,5 kΩ na napájecí napětí. Důvod je jednoduchý – ve chvíli, kdy jsou všechny uzly nečinné (mohou být klidně i odpojeny od sběrnice), zvedají tyto dva rezistory napětí na obou signálových vodičích na úroveň logické jedničky, což je normou stanovený klidový stav. Sběrnice může v tomto stavu zůstat po libovolně dlouhou dobu – některé mikrořadiče dokonce mohou přejít do režimu „spánku“ (nízké spotřeby, snížení vyzařování) s tím, že při zahájení komunikace se automaticky aktivují.

Veškeré řízení sběrnice má na starosti zařízení nakonfigurované do režimu *master*. V jednu chvíli může jako *master* pracovat pouze jediné zařízení, čímž je zaručeno, že na sběrnici nebude docházet ke kolizím; navíc je veškerá komunikace deterministická (při správné konfiguraci lze zaručit dobu odezvy). Ostatní uzly, které pracují v režimu *slave*, nemohou sběrnici řídit a dokonce ani nemají možnost samy zažádat o vysílání či příjem dat. V těch případech, kdy není čas komunikace určen deterministicky (například na základě společného časovače), ale nutnost komunikace záleží spíše na externích událostech (teplotní či kouřové čidlo, detektor pohybu atd.), je možné zvolit několik variant řešení. Nejjednodušší variantou jsou neustálé dotazy na stav zařízení (čidla), tj. takzvaný *polling*. Mikrořadič se například může po každém přerušení od svého interního časovače dotázat na stav všech zařízení připojených na sběrnici a adekvátně podle toho zareagovat, například roztočit větráček na chladiči, spustit alarm atd. Druhá možnost poněkud samotnou sběrnici *I²C* obchází – zařízení může pomocí externího přerušovacího signálu (tj. dalšího vodiče) mikrořadič informovat o tom, že je nutné zahájit komunikaci. Existuje ještě třetí možnost – režim multi-master, ten však nemusí být vždy podporován.

Vlastní zahájení komunikace zařízením nakonfigurovaným do režimu *master* je poměrně jednoduché. V klidovém stavu, kdy nejsou přenášena žádná data, jsou na obou signálových vodičích, tj. jak **SDA**, tak i **SCL**, napěťové úrovně logické jedničky. I kdyby se všechny uzly odpojily (přešly například do stavu vysoké impedance na vstupu), tak je úroveň logické jedničky zaručena díky zapojení dvou pull-

up rezistorů mezi signálové vodiče a napájecí napětí. Komunikaci vždy zahajuje master a to tak, že sníží úroveň na datovém vodiči SDA na logickou nulu, zatímco SCL si po určitou dobu udržuje stav logické jedničky (tato doba je závislá na zvolené přenosové rychlosti). Tento stav, který se označuje termínem start bit, rozpoznávají všechny uzly připojené na sběrnici. Ihned po vyslání start bitu začne master vysílat adresu uzlu, se kterým si přeje komunikovat (sedmibitová či speciálně kódovaná desetibitová adresa) a také bit, jehož stavem se určuje, zda má komunikující uzel data vysílat či naopak přijímat. Způsob adresování je popsán v navazujících kapitolách. Každý bit (ať už je na sběrnici zapisován jakýmkoli zařízením) musí mít ustálenou hodnotu ve chvíli, kdy hodinový signál přejde ze stavu logické nuly do stavu logické jedničky (náběžná hrana).

Každému zařízení (nakonfigurovanému do módu *slave*) připojenému na sběrnici I^2C může být přidělena unikátní celočíselná adresa, aby bylo možné jednoznačně určit uzel, se kterým má zařízení typu *master* komunikovat. U sběrnice I^2C , pomocí kterých je propojeno menší množství komunikujících zařízení (uzlů), se používá sedmibitová adresa přenášená v jednom bajtu, přičemž poslední přenesený bit, tj. ten s nejnižší vahou, má význam přepínače mezi módem čtení a zápisu dat – R/W. Pomocí sedmibitové adresy lze teoreticky rozlišit až $2^7=128$ různých zařízení, prakticky je však toto číslo zmenšeno o několik rezervovaných adres (*general call addresses*), jejichž význam si vysvětlíme v následujících odstavcích. Existují však i rozlehlejší sítě s větším množstvím komunikujících zařízení, u kterých by sedmibitová adresa nemusela postačovat pro rozlišení všech připojených uzlů (situace s omezeným adresovým prostorem se ještě zhoršuje v tom, že zdaleka ne u všech připojených zařízení lze jejich adresu libovolně zvolit – mnoho výrobců například přenastavuje adresu zařízení napevno či umožňuje výběr pouze několika adres).



Obrázek: Komunikace probíhající na sběrnici I^2C , při níž je pomocí sedmi bitů vybráno jedno ze zařízení, které pracuje v režimu slave. Po sedmi bitech adresy je navíc přenesen jeden bit, kterým je určeno, zda bude zařízení typu „master“ data posílat či naopak přijímat. Každá osmice bitů (bajt, znak) je potvrzována, přenesení osmi bitů je tedy provedeno za devět hodinových cyklů (devátý cyklus slouží k přenesení potvrzovacího bitu – ACK).

V těchto případech lze využít odlišnou konfiguraci sběrnice I^2C , při které je možné každému zařízení nastavit desetibitovou adresu a rozlišit tak maximálně $2^{10}=1024$ adres. Z tohoto již poměrně velkého adresového rozsahu je opět část adres rezervovaná pro účely vysílání příkazů na všechna *slave* zařízení (obdoba *broadcastu* známého například z Ethernetu). Adresu na sběrnici opět vysílá uzel nakonfigurovaný do režimu *master*, data samozřejmě může vysílat i libovolný vybraný uzel pracující v módu *master* i *slave*. Nepatrnou nevýhodou adresování deseti bity je potřeba přenosu adresy ve dvou bytech, což může v některých případech znamenat neefektivní využití přenosového pásma, zejména tehdy, když se po navázání spojení přenáší pouze malé množství údajů. Některé čipy také nejsou uzpůsobeny pro tento režim adresování; týká se to zejména starších teplotních čidel, měřidel otáček, „sériových“ pamětí apod.

U(S)ART

- Universal synchronous asynchronous receiver transiver
- Použití pro synchronní a asynchronní komunikaci

Pro připojení mikrořadiče k počítači přes sériovou linku je potřeba využít obvod MAX232. Jedná se o převodník TTL na RS232. Integrovaný obvod MAX232 vyráběný například firmou Maxim a Texas Instruments obsahuje dva převodníky z RS232 napětí +12V a -12V na TTL tedy napětí 5V a 0V. A dva převodníky z TTL na RS232. Obsahuje také nábojovou pumpu a stačí mu napájení +5V. Napětí pro RS 232 se získává pomocí nábojové pumpy, a výstupní napětí proto značně závisí na kvalitě použitých externích kondenzátorů, která u elektrolytických kondenzátorů časem značně klesá.